Universidade Federal do Piauí
Centro de Tecnologia
Curso de Engenharia Elétrica

Guia de Experimentos

LABORATÓRIO DE CIRCUITOS DIGITAIS

Dr. Rafael Rocha Matias
MSc. José Medeiros Júnior

EXPERIMENTO 1

Teresina-PI
25 de abril de 2012

Sumário

Capítulo 1

Como Realizar a Preparação do Relatório

1.1 Formatação do Texto

A formatação da preparação do relatório deve obedecer os seguintes critérios:

- Os textos devem ser apresentados em papel branco, formato A4 (21 cm x 29,7 cm), digitados, datilografados.
- Utilizar fonte de tamanho 11 ou 12.
- Não utilizar o papel frente e verso.
- Margens superior e esquerda de 3 cm.
- Margens inferior e direita de 2 cm.
- A Numeração das páginas deve estar no canto superior direito, estando o último algarismo a 2 cm da borda direita da folha.
- As citações devem ser apresentadas conforme a ABNT NBR 10520.
- Todo o texto deve ser digitado ou datilografado com espaçamento entrelinhas de 1,5.
- Durante as práticas o aluno deverá preencher o pré-relatório com os resultados obtidos, em seguida entrega-lo, devidamente completado, ao professor

1.2 Conteúdo da Preparação

A preparação de cada relatório deve ser realizada de acordo com o guia de cada experimento e deve ter as seguintes seções e subseções:

1. **Objetivo(s):** Listar o(s) objetivo(s) do experimento.
2. **Material Utilizado:** Listar os circuitos integrados e demais componentes utilizados, incluir o módulo de treinamento didático.

3. **Resumo da teoria:** Apresentar de modo conciso, um resumo da teoria empregado no experimento (de preferência uma única página, no máximo duas páginas).

4. **Montagens:** Para cada montagem solicitada no guia, elaborar os seguintes subseções:

   (a) **Descrição do Funcionamento:** Descrever o funcionamento do circuito a ser montado e/ou seu projeto lógico.

   (b) **Diagrama Elétrico:** Desenhar o diagrama elétrico correspondente.

   (c) **Verificação do funcionamento:** Descrever a verificação do funcionamento do circuito, em geral realizada por meio de tabelas.

5. **Conclusões:** Realizar comentários sobre o experimento.

6. **Questões:** Enunciar e resolver as questões solicitadas no guia.

1.3 Montagens

As subseções de cada montagem devem ser detalhadas da seguinte forma:

1. **Descrição do Funcionamento:** Consiste em descrever o funcionamento do circuito lógico por meio de um *texto sucinto*. Completar o texto com os seguintes itens:

   - Bloco Funcional/Lógico (ou uma hierarquia de blocos) e/ou Circuito lógico.
   - Tabela(s) da Verdade esperada(s) (completa ou simplificada).
   - Expressões lógicas.
   - No caso de ser realizado o projeto do circuito lógico, todos os passos do projeto devem ser incluídos (Bloco(s), Tabelas, Mapas, Expressões, Circuito Lógico).

2. **Diagrama Elétrico:** Consiste em desenhar o diagrama elétrico correspondente ao circuito lógico usado, indicando os nomes das variáveis, bem como as chaves e os leds usados na montagem.

3. **Verificação do Funcionamento:**

   - Preparar tabelas(s) para verificação prática do funcionamento do circuito. No cabeçalho da tabela, indicar também as chaves e os leds correspondentes a cada entrada e saída.

Capítulo 2

Guia do Experimento 1: Portas Lógicas

2.1 Objetivos

- Usar a Lógica e a Álgebra de Boole de 2 valores para modelar sistemas digitais;
- Descrever e implementar as funções lógicas elementares por meior de portas lógicas elementares;
- Construir Tabelas verdade e Tabelas funcionais;
- Construir e utilizar diagramas:
  - Lógicos;
  - Pinos;
  - Elétrico;
- Montar um circuito lógico, testar o seu funcionamento e desmontá-lo, tomando os cuidados necessários;
- Depurar um circuito lógico que não funcione como esperado;

2.2 Introdução

A informação digital, é normalmente, representada simbolicamente por meio de códigos numéricos binários. Nesses códigos, a unidade da informação é o bit (contração de *binary digit*), que pode assumir o valor **1** ou o valor **0**. O processamento da informação codificada nessa forma é realizada por sistemas digitais (binários) que podem ser descritos por funções binárias de variáveis digitais binárias. Essas variáveis binárias correspondem a cada um dos bits da informação.

Os sistemas digitais podem ser modelados usando a Lógica. Uma variável lógica pode assumir um *valor da verdade* que também corresponde a apenas dois valores: **V** (Verdadeiro) e **F** (Falso). Algumas vezes esses valores são representados, respectivamente, pelos dígitos **1** e **0**.

2.2.1 Funções Lógicas

A NEGAÇÃO é uma função lógica unária (de uma variável), sendo representada por meio do operador unário *barra* ($\overline{\ }$) colocado acima da variáve, correspondendo à seguinte expressão lógica: $Z = f(A) = \overline{A}$.

Existem algumas funções lógicas binárifas (de duas variáveis) que, juntamente com a negação, formam um conjunto de funções lógicas elementares, e a partir das quais qualquer função lógica de n variáveis pode ser obtida.

A função lógica *E (AND)* que corresponde ao conectivo lógica &. Duas declarações relacionadas por & formam uma declaração composta cujo *valor-da-verdade* é **V** se e somente se o *valor-da-verdade* de **todas** as componentes for **V**. A operação lógica *E ou AND* é representada pelo operador binário '$\wedge$' ou '$\cdot$'.

A função OU (OR) corresponde ao conectívo lógico **ou**, se duas declarações estiverem relacionadas por esse conectívo formam uma declaração composta cujo *valor-da-verdade* é **V** se e somente se o *valor-da-verdade* de **pelo menos uma** das componentes for **V**. A operação lógica **OR** ou **OU** é representada pelo operador binário $\vee$ ou $+$.

É possível mostrar que as demais funções lógicas, de duas ou mais variáveis, podem ser obtidas a partir apenas das três funções lógicas elementares: NEGAÇÃO, AND e OR.

A Álgebra de Boole de dois valores é uma ferramenta matemática que permite a manipulação das expressões (booleanas ou lógicas) de uma forma algébrica.

A lógica e a álgebra de Boole de dois valores podem ser consideradas como sistemas matemáticos equivalentes por meio da seguinte analogia:

Valor VERDADEIRO	$\Longleftrightarrow$	valor 1
valor FALSO	$\Longleftrightarrow$	valor 0
Operação AND ($\wedge$)	$\Longleftrightarrow$	operação produto Booleano ($\cdot$)
Operação OR ($\vee$)	$\Longleftrightarrow$	operação soma Booleana ($+$)
Operação NEGAÇÃO ($\overline{\ }$)	$\Longleftrightarrow$	operação complemento ($\overline{\ }$)

A avaliação de uma função lógica consiste em indicar o *valor-da-verdade* da funlçai oara cada possível combinação de *valores-da-verdade* das variáveis. COmo essas variáveis são discretas, podendo assumir apenas dois valores, o número de possíveis combinações é finito e igual a uma potência de dois, ou seja, é igual a 2^n, onde n é o número de variáveis.

Assim, uma função lógica também pode ser representada por uma tabela denominada Tabela da Verdade que possui uma linha para cada combinação de valores das variáveis. Na Tabela 2.1 são representadas as Tabelas da Verdade das funções NEGAÇÃO, AND e OR. Observar que, segundo a lógica, essas tabelas são preenchidas com os valores Ve F. Porém, também é comum usar osvalores simbólicos 1 e 0, usando a analogia com a aÁlgebra de Boole de dois valores.

(a) NEGAÇÃO

A	$\overline{A}$	A	$\overline{A}$
F	V	0	1
V	F	1	0

(b) AND

A	B	$A \wedge B$	A	B	$A \cdot B$
F	F	F	0	0	0
F	V	F	0	1	0
V	F	F	1	0	0
V	V	V	1	1	1

(c) OR

A	B	$A \vee B$	A	B	A+B
F	F	F	0	0	0
F	V	V	0	1	1
V	F	V	1	0	1
V	V	V	1	1	1

Tabela 2.1: Tabelas da Verdade para as funções NEGAÇÃO, AND e OR.

Aplicando a negação ao AND obtém-se a função NAND (NOT AND), que corresponde à seguinte expressão lógica: $Z = f(A, B) = \overline{A \wedge B}$. Analogamente, aplicando a negação ao OR obtém-se a função NOR (NOT OR), que corresponde à seguinte expressão lógica: $Z = f(A, B) = \overline{A \vee B}$. Na Tabela 2.2 são apresentadas as Tabelas da Verdade para o NAND e o OR.

(a) NAND

A	B	$\overline{A \wedge B}$	A	B	$\overline{A \cdot B}$
F	F	V	0	0	1
F	V	V	0	1	1
V	F	V	1	0	1
V	V	F	1	1	0

(b) NOR

A	B	$\overline{A \vee B}$	A	B	$\overline{A + B}$
F	F	V	0	0	1
F	V	F	0	1	0
V	F	F	1	0	0
V	V	F	1	1	0

Tabela 2.2: Tabelas da Verdade para as funções NAND e NOR.

Além dessas funções, há duas outras que, sob certas condições, também podem ser consideradas elementares. A primeira é a função OU-EXCLUSIVO (XOR) que corresponde à interpretação do conectivo **ou** associado à exclusão mútua, ou seja, as duas condições não podem ser verdadeiras simultaneamente. Duas declarações relacionadas por *ou exclusivo* formam uma declaração composta cujo *valor-da-verdade* é V se e somente se o *valor-da-verdade* de apenas uma das componentes for V. O XOR é representada por $Z = f(A, B) = A \oplus B$.

Aplicando a NEGAÇÃO a função XOR, obtem-se a função XNOR (NOT XOR). Essa função também é denominada de EQUIVALÊNCIA ou COINCIDÊNCIA, pois o *valor-da-verdade* da função é V se e somente se os *valores-da-verdade* das componentes forem iguais, ou seja, ambos V ou ambos F. O XNOR é uma função lógica binária fque corresponde à seguinte expressão lógica: $Z = f(A, B) = \overline{A \oplus B}$. A interpretação como Equivalência ou Coincidência é representada pelo operador binário $\odot$. Na Tabela 2.3 é apresentada as Tabelas da Verdade das funções XOR e XNOR.

(a) XOR

A	B	A $\oplus B$	A	B	A $\oplus$ B
F	F	F	0	0	0
F	V	V	0	1	1
V	F	V	1	0	1
V	V	F	1	1	0

(b) XNOR

A	B	$\overline{A \oplus B}$	A	B	A$\odot$ B
F	F	V	0	0	1
F	V	F	0	1	0
V	F	F	1	0	0
V	V	V	1	1	1

Tabela 2.3: Tabelas da Verdade para as funções NAND e NOR.

Uma função lógica também pode ser representada graficamente por um diagrama de blocos denominado de Diagrama Lógica ou Circuito Lógico. O diagrama lógico pode consistir em um único bloco funcional que simbolize a relação entre as variáveis de entrada e a variável de saída (valor da função), ou, quando a função lógica é descrita a partir de uma associação de funções elementares, seu diagrama lógico pode mostrar como os blocos lógicos elementares devem ser interligados de modo a produzir a resposta desejada.

Na Figura 2.1 é apresentado os blocos funcionais das funções lógicas.

Qualquer função lógica de **n** variáveis pode ser implementada na forma de um dispositívo eletrônico, no entanto, um número limitado de funções é fornecido pelos fabricantes.

(a) $Z = A$ (b) AND, $Z = A \cdot B$ (c) OR, $Z = A + B$ (d) XOR, $Z = A \oplus B$

(e) $Z = \overline{A}$ (f) NAND, $Z = \overline{A \cdot B}$ (g) NOR, $Z = \overline{A + B}$ (h) XNOR, $Z = \overline{A \oplus B}$
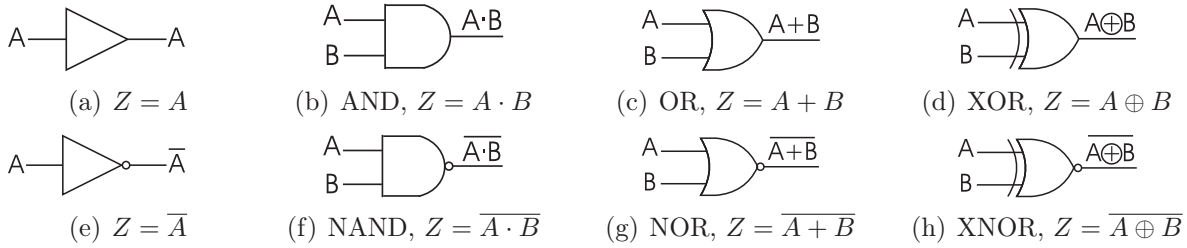
Figura 2.1: Funções Lógicas (Bloco lógico e expressão lógica).

As demais funções devem ser implementadas atr4avés da combinação das funções básicas, ou seja, funções mais complexas são implementadas a partir das funções mais simples.

Os dispositivos eletrônicos que implementam a funções lógicas elementares são denominados de Portas Lógicas. O nome *porta* advém do processamento da informação realizado por um circuito lógico ser interpretado com um fluxo de dados que progride a partir das entradas do sistema, passando pelos circuito intermediários, até produzir uma resposta na saída. A porta lógica é usada, então, para controlar a passagem ou não desse fluxo de dados.

Vale lembrar que os dispositívos eletrônicos necessitam de serem alimentados a partir de uma fonte de tensão contínua externa e, portanto, possuem dois outros terminais de entrada para essa alimentação — VCC e GND (ground⇒ Terra) — que, geralmente, não aparecem no diagrama lógico.

Para construir um dispositívo eletrônico que implemente uma função lógica é necessário representar as variáveis lógicas/binárias por meio de grandezas físicas elétricas como a tensão, a corrente, a carga elétrica ou o sentido de magnetização de uma terial magnético. o mais comum é usar a tensõ elétrica presente no terminal de entrada ou de saída do dispositivo para representar essas variáveis. Essa variável física também é discreta, podendo assumir dois valores: um nível alto, representado por **H** (High), e um nível baixo, representado por **L** (Low).

A descrição do funcionamento de uma porta lógica é realizada por meio da Tabela de Funcionamento, que é semelhante à Tabela da Verdade, sendo que os valores usados para as entradas e saídas são os níveis **H** e **L**. Por exemplo, a porta AND é um dispositivo que funciona de acordo com a tabela de funcionamento dada na Tabela 2.4. A interpretação que associa o nível ao valor 1 e o nível L ao valor 0 é denominada de Lógica Positiva, uma vez que preserva a hieraquia, ou seja, H está acima de L, bem como 1 está acima de 0.

Aplicando essa lógica, a porta descrita pela Tabela 2.4(a) realmente é uma porta AND, como mostra a Tabela 2.4(b). Na maioria das aplicações, é a lógica positiva que é usada. Entretanto, se for usada a Lógica Negativa, que associa o nível H ao valor 0 e o nível L ao valor 1, esse dispositivo corresponderá a uma porta OR, como mostrado na Tabela 2.4(c).

(a) Dispositivo

A	B	Z
L	L	L
L	H	L
H	L	L
H	H	H

(b) AND-Logica Positiva

A	B	Z
0	0	0
0	1	0
1	0	0
1	1	1

(c) OR-Lógica Negativa

A	B	Z
1	1	1
1	0	1
0	1	1
0	0	0

Tabela 2.4: Porta Lógica: (a) funcional, (b) Lógica Positiva, (c) Lógica Negativa.

As portas lógicas são, normalmente, encontradas com duas, três, e quatro entradas (há ainda algumas portas com cico, oito, doze e treze entradas), com exceção das portas XOR e XNOR que é encontrada com apenas duas entradas (há portas XOR de oito e de nove entradas para aplicações geração/detecção de paridade par/impar).

Quando for necessária uma função lógica com um determinado número de variáveis de entradas, e não houver uma porta lógica com o mesmo número de entradas, há dois caminhos a seguir:

a) Se o número de entradas da porta for maior que o número de variáveis, deve-se conectar as entradas excedentes ao GND ou ao VCC, tal que essa(s) entrada(s) não altere(m) o cálculo da expressão lógica.

b) Se o número de entradas da porta for menor que o número de variáveis, deve-se fazer a associatividade (apenas algumas funções lógicas possuem essa propriedade) e interligar portas com um número de entradas de menor, de modo a obter o número desejado.

Por exemplo, a função AND de três entradas, indicada na Figura 2.2(a), pode ser obtida a partir de duas portas AND de duas entradas, como indicado na Figura 2.2(b), pois pela lei da associatividade, $Z = A \cdot B \cdot C = (A \cdot B) \cdot C$. Usando uma porta AND de quatro entradas, também obtém-se essa função, bastando ligar uma das entradas em VCC, como indicado na Figura 2.2(c).
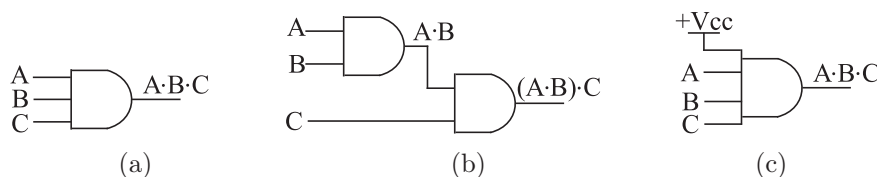
Figura 2.2: Função Lógica AND de três entradas.

As portas lógicas são implementadas utilizando-se dispositivos semicondutores tais como transistores e diodos. Várias portas lógicas de um mesmo tipo são implementadas em um bloco monolítico de material semicondutor (chip). Em seguida, esse bloco é interligado a terminais denominados de pinos e o conjunto encapsulado com plástico ou cerâmica. Esse processo é chamado de integração e o dispositivo produzido é um circuito integrado digital. A quantidade de portas lógicas em cada circuito integrado (CI) depende do número de variáveis da função e do números de pontos do CI.

A identificação do circuito é realizada por meio de um código escrito na parte de cima do encapsulamento e da identificação da função de cada pino é dada por meio de diagrama de pinos (pinagem). Os fabricantes fornecem um manual que deve sempre ser consultado para obter informações sobre as características elétricas e sobre a pinagem de cada CI.

Os CI's construídos com tecnologia TTL (Lógica a transistor-Transistor) possui duas séries de circuitos e é identificada pelos dois primeiros dígitos do código do CI: 74XX significa que o dispositivo tem especificações comerciais e uma faixa de temperatura de operação de 0 a 70 ºC, enquanto que 54XX significa que as especificações são militares e que pode operar entre -55 a 125 ºC. Os CI's dessas duas séries possuem, normalmente, o mesmo diagrama de pinos.

A família TTL possui diversas subfamílias, cada uma com características próprias em termos de níveis de tensão, margem de ruído, correntes, fan-out, dissipação de energia, velocidade (tempos de atraso), etc. A identificação da sub-família é feita por meio de letras que seguem os dígitos 54 ou 74, por exemplo:

Sem letras	TTL Padrão
LS	Schottky de baixa potência
L	Baixa potência
S	Schottky
H	Alta potência
ALS	Schottky de baixa potência avançada
AS	Schottky avançada
F	Schottky avançada fairchild (FAST)

Após as letras de identificação da subfamília, normalmente estão presentes dois ou três dígitos (eventualmente seguidos por uma letra A, B, etc) que identificam a função lógica implementada. Por fim, podem vir uma ou duas letras que identificam o tipo de encapsulamento. Observar que a convenção de identificação dos CI's varia com o fabricante.

Os circuitos integrados utilizados no laboratório são construídos com um encapsulamento no formato DIL (Dual-in-Line) que possui duas carreiras paralelas de pinos. Os pinos são numerados, sendo que o pino 1 é identificado por uma marca ou por uma ranhura na lateral esquerda do CI, como mostra o CI da Figura 2.3(a). Os demais pinos da linha inferior são numerados da esquerda para a direita, enquanto que os pinos da linha superior são numerados da direita para a esquerda, como indicado no diagrama de pinos de Figura 2.3(b) para um CI de 14 pinos.
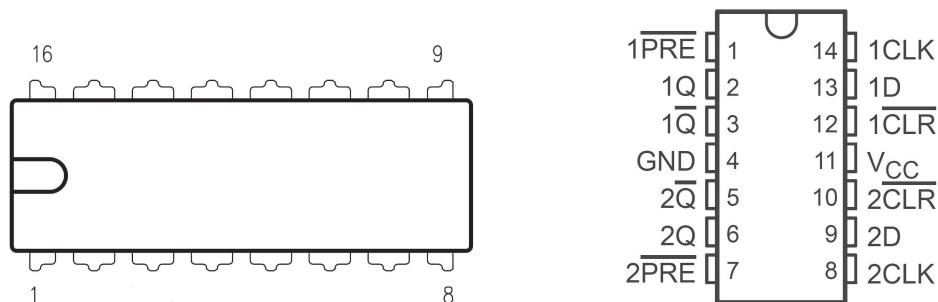
Figura 2.3: Circuito Integrado DIL da família TTL (74xx).

Para os CI's que implementam portas lógicas, é comum desenhas as portas no diagrama de pinos, mostrando claramente a disposição física das portas (lay-out). Quando as funções se tornam mais complexas o nome das entradas e saídas fornecidos pelo fabricante são escritos dentro do bloco que representa o CI, de tal modo que na parte externa possam ser usados os nomes utilizados pela aplicação. Por exemplo, o circuito integrado 7400 implementa quatro portas NAND de duas entradas e seu diagrama de pinos é dado, nesses dois formatos, conforme mostrado na Figura 2.4.

A alimentação dos circuitos TTl deve ser realizada a partir de uma fonte de 5 Vdc, com uma tolerância de ± 5 % para os da série 74. Deve ser observado que existe um número máximo de entradas que uma saída TTl de uma dada subfamília pode excitar, sem haver degradação dos níveis lógicos. Esse número máximo é denominado de *fan-out* e é necessário tomar cuidado, principalmente fquando se mistura circuitos de diferentes subfamílias. Para que o fan-out não seja excedido, é possível utilizar um ou mais buffers para aumentar a capacidade de excitação do circuito.

As condições de operação recomendadas pra a subfamília TTL padrão são resumidas na Tabela 2.5. Observar os valores correspondentes aos níveis H (2,0 V) e L(0,8 V) na
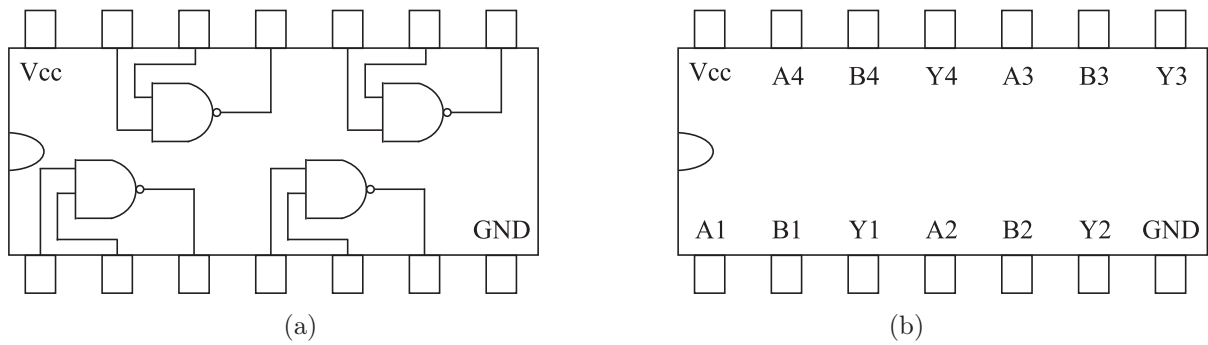
Figura 2.4: Diagramas de pinos para o 7400.

entrada do circuito e a corrente máxima (16 mA) que pode ser drenada pela saída do circuito quando esta esta estiver no nível L.

Símbolo	Definição	Mínimo	Nominal	Máximo	Unidade
VCC	Tensão de alimentação	4,75	5	5,25	V
VIH	Tensão de entrada em nível alto	2			V
VIL	Tensão de entrada em nível baixo			0,8	V
IOH	Corrente de saída em nível alto			-400	μA
IOL	Corrente de saída em nível baixo			16	mA
TA	Temperatura de operaçõ	0		70	ºC

Tabela 2.5: Condições de operação recomendadas para a subfamília TTl padrão.

Quando uma entrada TTL não está conectada a nenhum ponto elétrico conhecido, ela é dita "estar flutuando" e um nível alto é desenvolvido no terminal correspondente, ao contrário do que poderia ser suposto. Ou seja, o valor associado a uma entrada a TTL flutuando é nível H.

A família TTL fornece, com relação ao tipo de saída, três tipos de implementação de portas lógicas: saída comum, saída em coletor aberto e saída triestado.

2.3 Verificando o funcionamento de um circuito lógico

Para testar um circuito lógico, que pode ser simples como uma única porta, ou complexo como aqueles formados pela interligação de várias portas, é necessário obter a Tabela da Verdade, de modo a relacionar o comportamento da saída com as entradas aplicadas. Para tanto, é necessário ser capaz de aplicar nas entradas cada uma das possíveis combinações de valores que elas podem assumir (uma para cada linha da tabela) e também ser capaz de verificar o valor da resposta.

Para gerar as variáveis lógicas de entrada podem ser usadas chaves de duas seções, uma ligada no nível alto H e outra ligada no nível baixo L. Dependendo da posição da chave, o valor gerado será H ou L. Para verificar o valor das variáveis lógicas de saída, podem ser usados indicadores luminosos como o os Diodos Emissores de Luz (LED). Cada saída a ser verificada deve ser conectada à do circuito de polarização de um led: se o valor presente nesse terminal for H, o led estará polarizado diretamente, passará uma corrente elétrica e o led acenderá; por outro lado, se o valor for L, o led estará polarizado inversamente, não passará corrente e o led ficara apagado.

Para testar um circuito lógico é necessário, além de ligar as chave e leds, também ligar a alimentação a partir de uma fonte de tensão DC. Essa informações devem ser indicadas em um diagrama denominado de Diagrama elétrico, que mostra como os vários pinos dos CI's usados estão ligados, como também devem ser indicadas no cabeçalho da tabela da verdade usada para registrar a verificação do funcionamento. Esse diagrama elétrico deve corresponder, integralmente, ao diagrama lógico.

Para facilitar a interconexão entre terminais de saída e terminais de entrada, o circuito a ser testado é montado em uma placa especial do tipo protoboard. Essa placa de montagem é utilizada em conjunto com um Módulo de Treinamento que facilita a realização dos testes, pois fornece uma série de recursos para a aplicação de entradas e para a verificação de saídas.

2.4 Cuidados na montagem e desmontagem do circuito

- Planejamento da localização dos CI's na placa de montagem.
- Caso o circuito seja usado em outros circuitos, fazer a previsão do local de montagem de ambos.
- Na montagem deve-se seguir a disposição indicada pelo diagrama elétrico.
- Alinhar os pinos do CI, e em seguida fazer uma pressão sobre o mesmo para inseri-lo no protoboard.
- Para remover o CI utilizar um extrator de CI's ou senão uma ferramenta pontiaguda apropriada, levantando levemente uma das extremidades e em seguida a outra extremidade.
- Selecionar os fios.
- Realizar a montagem com o módulo desligado.
- Se ocorrer um comportamento anormal do circuito ao ligar o módulo, desliga-lo imediatamente.
- Ao final do experimento, guardar os CI's e os fios no local apropriado.

2.5 Depuração do Circuito

Caso não haja curto aparente ou o circuito não funcione com o esperado, o que é normal acontecer, proceder à depuração. Para tanto, usar uma ponta de prova. Na falta desta, improvisar ligando um fio comprido a um led.

Primeiramente, verificar se a montagem está de acordo com o diagrama elétrico. Observar se todos os CI's estão corretamente alimentados. Procurar por fios soltos ou por maus contatos (os fios podem estar partidos ou não estar bem encaixados).

Em seguida, a depuração pode ser realizada seguindo o fluxo de dados, ou seja, a partir das entradas. Para tanto, aplicar a entrada que produz o resultado não esperado e traçar o fluxo das entradas, verificando o valor de cada saída intermediária, até chegar à saída. Alternativamente, essa verificação pode ser realizada a partir da saída, progredindo na direção das entradas. Em muitos casos é possível usar uma combinação dessas abordagens.

de qualquer modo, o diagrama lógico deve ser usado para prever o valor esperado para cada um dos pontos testados.

2.6 Montagens

2.6.1 1ª Montagem: Porta NOR de duas entradas

Verificar o funcionamento de uma porta NOR, implementada pelo CI 7402.

2.6.2 2ª Montagem: Porta XOR/XNOR

Verificar o funcionamento do circuito lógico indicado na Figura 2.5, utilizando o CI 7486, que pode ser utilizado de três modos:

Modo 1 Portas XOR de três entradas A, B e C.

Modo 2 Porta XOR de duas entradas, com C= 0;

Modo 3 Porta XNOR de duas entradas, com C= 1;
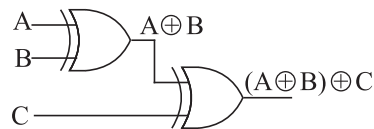
Figura 2.5: Circuito Lógico com duas portas XOR em cascata.

2.6.3 3ª Montagem: Circuito com portas AND, NOT e OR

Verificar o funcionamento do circuito lógico descrito pelo diagrama lógico da Figura 2.6.
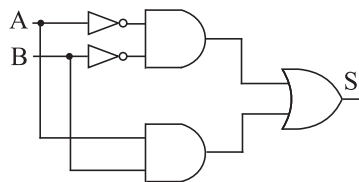
Figura 2.6: Circuito lógico da 3ª montagem.

2.7 Questões

- Comentar a diferença entre diagrama lógico, diagrama de pinos e diagrama elétrico.
- Como obter uma porta AND de três entradas a partir de portas AND de duas entradas?
- Como é possível obter uma função NAND de três entradas a partir de portas NAND de duas entradas?
- Como escrever

2.8 Referências Bibliográficas

1. Manual de utilização e manutenção EXSTO - XD101.

2. Guia de experimentos - Lab. Circuitos Lógicos - UFCG.

3. TOCCI, Ronald Jr.; WIDNER, Neal, S.; MOSS, Gregory L. **Sistemas Digitais**. 10^{ed}. Pearson Prentice Hall, 2008. Capítulo 3.

Capítulo 3

Pré-relatório do Experimento 1: Portas Lógicas

Esse é um modelo de preparação de relatório que deve ser levado devidamente preenchido para a aula de laboratório. Tal modelo se refere ao primeiro experimento. O aluno deve utiliza-lo como base para a confecção de sua própria preparação de relatório.

- Deve-se fazer um capa de identificação.
- Os objetivos são os mesmos do guia de apresentação.

3.1 Material Utilizado

- Módulo educacional para montagens.
- um CI 7402
- um CI 7404
- um CI 7408
- um CI 7432
- um CI 7486

3.2 Resumo da teoria

fazer um resumo sucinto, entre 1 e 2 páginas, sobre a teoria desenvolvida no experimento.

3.3 1ª Montagem

3.3.1 Descrição do Funcionamento

Nesta primeira montagem verifica-se o funcionamento da porta lógica NOR, que implementa a função lógica NOR (NOT OR). Essa função é do tipo binária, pois sua descrição necessita de no mínimo duas entradas. A tabela da verdade mostrada na Tabela 3.1 descreve o funcionamento dessa função.

A expressão lógica dessa função é dada pela Equação 3.1.

A	B	$\overline{A+B}$
0	0	1
0	1	0
1	0	0
1	1	0

Tabela 3.1: Tabela da Verdade da função lógica NOR.

$$Z = \overline{A+B} \tag{3.1}$$

O bloco lógico da função NOR é dado pelo diagrama mostrado na Figura 3.1.

Figura 3.1: Bloco Lógico da porta NOR.

3.3.2 Diagrama elétrico
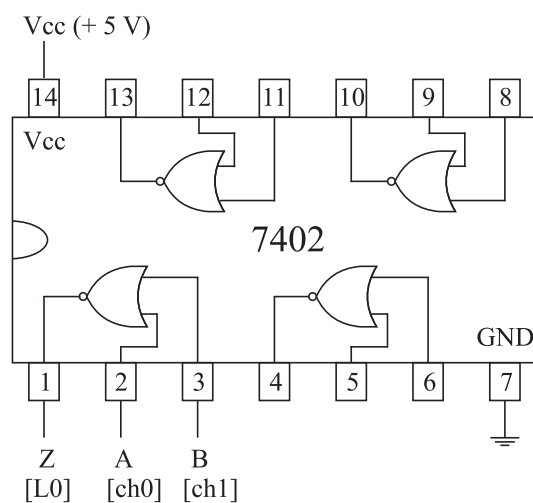
Figura 3.2: Diagrama Elétrico da 1ª montagem.

3.3.3 Verificação do Funcionamento

[ch0] A	[ch1] B	[L0] Z
0	0	
0	1	
1	0	
1	1	

3.4 2ª Montagem: Montagem: Porta XOR/XNOR

3.4.1 Verificação do funcionamento

Faça um texto descrevendo o funcionamento, fazer o diagrama lógico, fazer tabela verdade do modo 3.

MODO 1: porta XOR de três entradas.

MODO 2: porta XOR de duas entradas ($C = 0$).

MODO 3: porta XNOR de duas entradas ($C = 1$)

Modo 1

A	B	C	A⊕ B	Z
0	0	0	0	0
0	0	1	0	1
0	1	0	1	1
0	1	1	1	0
1	0	0	1	1
1	0	1	1	0
1	1	0	0	0
1	1	1	0	1

(a)

Modo 2

$C = 0$			
A	B	A ⊕ B	Z
0	0	0	0
0	1	1	1
1	0	1	1
1	1	0	0

(b)

Modo 2

$C = 1$			
A	B	A ⊕ B	Z
0	0	0	
0	1	1	
1	0	1	
1	1	0	

(c)

3.4.2 Diagrama Elétrico

Faça o diagrama elétrico

3.4.3 Verificação do Funcionamento

Construa as tabelas para a verificação do funcionamento

3.5 3ª Montagem: Porta AND de três entradas

3.5.1 Descrição do Funcionamento

Faça um breve descrição do funcionamento do circuito da Figura 2.6 utilize expressões lógicas. A tabela da verdade necessária está descrita abaixo.

A	B	$\overline{A}$	$\overline{B}$	Z1=A·B	Z2= $\overline{A} \cdot \overline{B}$	Z=Z1+Z2
0	0	1	1	0	1	1
0	1	1	0	0	0	0
1	0	0	1	0	0	0
1	1	0	0	1	0	1

3.5.2 Diagrama Elétrico

Na Figura 3.3 está apresentado o diagrama elétrico referente ao circuito lógico da Figura 2.6.

Figura 3.3: Diagrama elétrico + mapa de montagem, referente à terceira montagem

3.5.3 Verificação do funcionamento

Construa as tabelas para a verificação do funcionamento

3.6 Conclusões

Escreva as próprias conclusões sobre o experimento (Reserve um espaço para escrever após a finalização do experimento.)

3.7 Questões

Responda as questões do guia (apresente o enunciado das questões)